

4.1 簡介

單晶矽晶圓是積體電路製造中最常使用的半導體晶圓材料。本章將介紹為什麼大多數半導體製造會選擇使用矽晶圓，以及矽晶圓的製造過程。

所有的材料都由原子組成。根據原子在固體材料內部的排列方式，有三種不同的材料結構：非晶態、多晶態和單晶態。非晶態結構中，原子的排列沒有重複；多晶結構的原子排列有一些重複圖案，就是所謂的晶粒 (Grains)；單晶結構中，所有原子都以重複方式排列。圖 4.1 是這三種結構的截面圖。

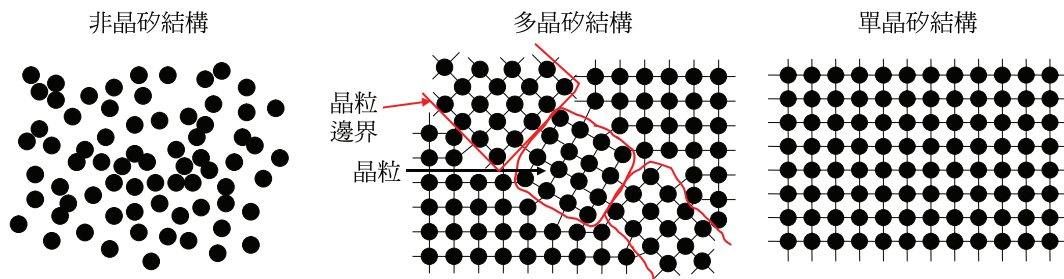


圖 4.1 固體材料的三種不同結構。

自然界中大部分的固體材料如果不是非晶態結構就是多晶態結構，只有極少的固體是單晶材料，通常為寶石，如石英（單晶二氧化矽）、紅寶石和藍寶石（含有不同雜質的單晶氧化鋁）、綠寶石（單晶氟化鈣）和鑽石（單晶碳）。

半導體發展中的第一個電晶體用多晶鍺製成。然而為了製造一個微型電晶體，需要單晶態半導體基板，因為從晶粒邊界散射的電子會嚴重影響 P-N 接面的特性。非晶矽可用於製造太陽能電池，能夠將太陽的光能直接轉變成電能。

4.2 為什麼使用矽材料

早期的半導體工業中，鍺是用於製造電晶體和二極體等電子元件的主要半導體材料。傑克·克比製造的第一個積體電路是在一片單晶鍺基板上，然而從 1960 年代開始，矽材料就快速取代鍺成為積體電路工業的主流。

地殼中大約有 26% 的成分是矽元素，矽是地球上最豐富的元素之一，含量僅次於氧。並不需要去找一座礦場獲取矽元素，以二氧化矽為主要成分的石英砂可以在許多地方大量找到。隨著矽單晶技術的發展，單晶矽晶圓的價格也逐漸下降，並且變得比單晶鍺晶圓或其他單晶半導體材料還要低。

矽晶圓的另一個主要優點是能夠在熱氧化過程中生長一層二氧化矽。二氧化矽是

一種強且穩定的介電質，然而二氧化鋯很難形成，高溫時 $> 800^{\circ}\text{C}$ 也不穩定，並且最不可接受的是它的水溶性。1947 年，貝爾實驗室的一位技術人員在陽極處理後的清洗過程中，誤用水將陽極氧化生長的二氧化鋯從鋯樣品表面沖洗掉，這個錯誤使巴定和布萊登製造了第一個點接觸式雙載子電晶體，否則可能還會按照原來的計畫製造金屬氧化物半導體電晶體。

與鋯材料相比，矽材料具有較大的能隙，所以能承受較高的操作溫度和較大的雜質摻雜範圍，矽的臨界崩潰電場比鋯高。對於磷或硼等摻雜物，二氧化矽可以作為摻雜遮蔽層，因為大部分摻雜物在二氧化矽中的擴散速度比在矽中慢。對於金屬 - 絕緣層 - 半導體 (Metal-Insulator-Semiconductor, MIS) 電晶體， $\text{SiO}_2\text{-Si}$ 的介面在金屬氧化物半導體 (MOS) 中有很好的電學特性。有關矽元素的參數列表於表 4.1。

表 4.1 矽元素參數列表。

名稱	矽
符號	Si
原子序	14
原子量	28.0855
發現者	Jöns Jacob Berzelius
發現地	瑞典
發現年代	1824
名稱來源	從拉丁字母 "silicis" 代表 "flint"
單晶矽的鍵長	2.352 Å
固體密度	2.33 g/cm ³
摩爾體積	12.06 cm ³
音速	2200 m/sec
硬度	6.5
電阻率	100,000 $\mu\Omega\cdot\text{cm}$
反射率	28%
熔點	1414°C
沸點	2900°C
熱傳導係數	150 W m ⁻¹ K ⁻¹
線性熱膨脹係數	2.6 $\times 10^{-6}$ K ⁻¹
蝕刻材料 (濕式)	HNO ₃ 及 HF, KOH 等等
蝕刻材料 (乾式)	HBr, Cl ₂ , NF ₃ 等等
CVD 源材料	SiH ₄ , SiH ₂ Cl ₂ , SiHCl ₃ 及 SiCl ₄

資料來源：<http://www.webelements.com/silicon/>

4.3 晶體結構與缺陷

4.3.1 晶體的晶向

圖 4.2 顯示了單晶矽的基本晶體晶胞，是所謂的閃鋅礦結構單晶圓胞，這種結構中的每個矽原子都與鄰近的四個矽原子結合成化學鍵，單晶碳鑽石也是這晶種體結構。

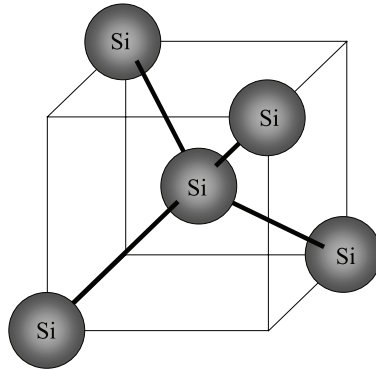


圖 4.2 單晶矽結構的晶胞。

晶體的晶向透過米勒指數定義，米勒指標表示方向平面在 x 、 y 和 z 軸的橫截面。圖 4.3 說明了立方晶體的 $\langle 100 \rangle$ 晶向平面和 $\langle 111 \rangle$ 晶向平面。注意 $\langle 100 \rangle$ 平面是正方形 (如圖 4.3(a)) 而 $\langle 111 \rangle$ 平面是三角平面 (圖 4.3(b))。

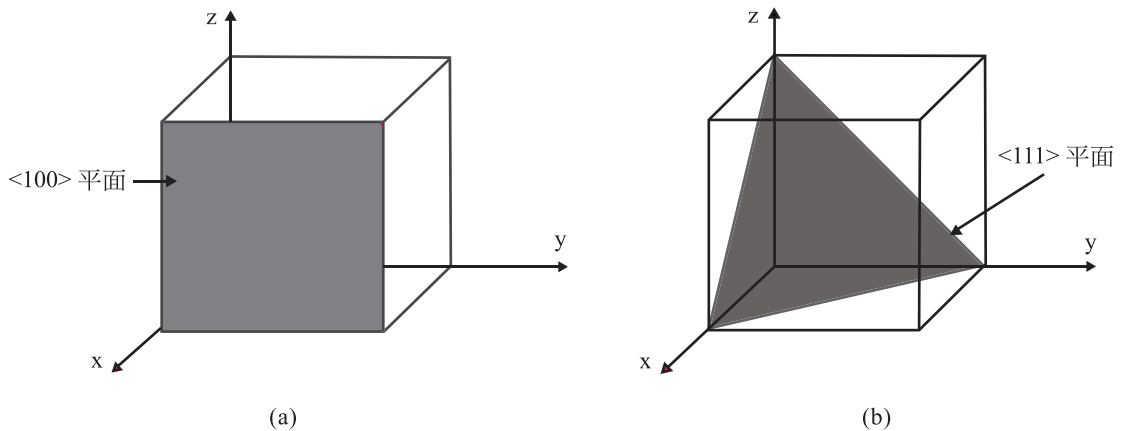


圖 4.3 (a) $\langle 100 \rangle$ 晶向平面；(b) $\langle 111 \rangle$ 晶向平面。

對於積體電路晶片製造， $\langle 100 \rangle$ 和 $\langle 111 \rangle$ 晶面是單晶圓最常使用的方向。 $\langle 100 \rangle$ 晶面的晶圓常用於製作金屬氧化物半導體積體電路， $\langle 111 \rangle$ 晶面的晶圓通常用於製造雙載子電晶體和積體電路晶片，因為 $\langle 111 \rangle$ 晶面的原子面密度較高，所以比較適合

高功率元件。圖 4.4 顯示了 $\langle 100 \rangle$ 和 $\langle 111 \rangle$ 晶面的晶格結構。當一個 $\langle 100 \rangle$ 晶圓裂開時，碎片通常成 90° 直角狀。如果 $\langle 111 \rangle$ 晶圓裂開，碎片通常呈現 60° 的三角狀。

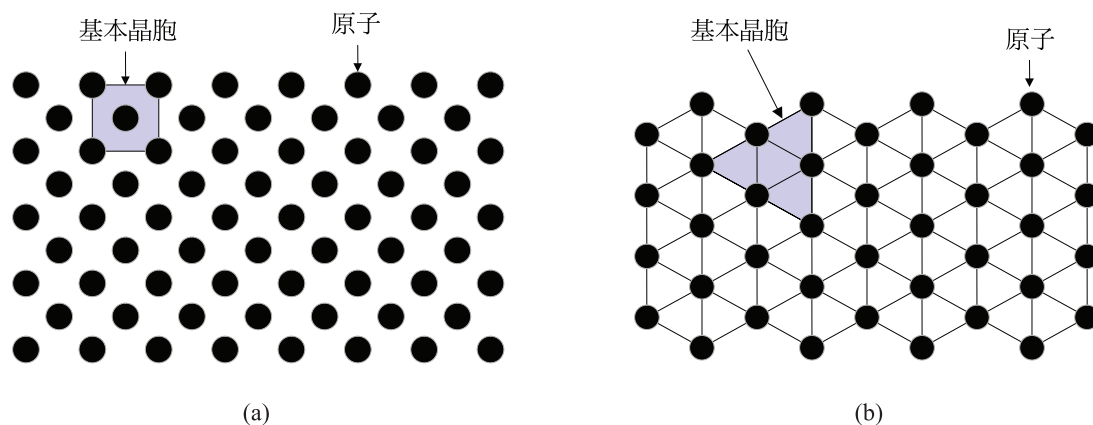


圖 4.4 $\langle 100 \rangle$ 和 $\langle 111 \rangle$ 晶向平面晶體結構。

晶體的方向可以透過許多方法確定，視覺識別法透過區分形貌確定，例如蝕刻斑坑和成長面，或者也可以使用 X 光繞射確定。單晶矽可以用濕式蝕刻，如果在其表面出現缺陷，則因該處的蝕刻速率較高而產生蝕刻斑坑。對於 $\langle 100 \rangle$ 晶圓，當用 KOH 溶液進行選擇性蝕刻時，由於 $\langle 100 \rangle$ 平面上的蝕刻速度比 $\langle 111 \rangle$ 平面快，蝕刻斑坑看起來就像一個帶有四個邊的倒金字塔形狀。對於 $\langle 111 \rangle$ 晶圓，蝕刻斑坑是一個四面體或帶有三個邊的倒金字塔形狀（如圖 4.5 所示）。

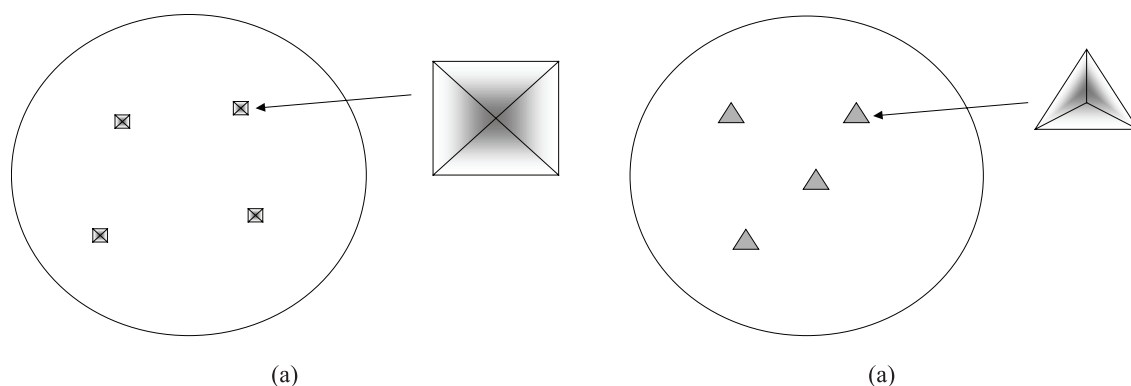


圖 4.5 (a) $\langle 100 \rangle$ 晶圓和 (b) $\langle 111 \rangle$ 晶圓上的蝕刻斑坑。

4.3.2 晶體的缺陷

在矽晶體和晶圓的生長及後續製程過程中，將會出現許多晶體缺陷，最簡單的點缺陷是一個空洞，也稱蕭特基缺陷，即在其中的晶格內少了一個原子（參見圖 4.6）。空洞將影響摻雜製程，因為摻雜在單晶矽中的擴散速率是空洞數目的函數。

當一個額外原子佔據在正常的晶格位置之間時，就形成間隙缺陷。如果一個間隙缺陷和一個空洞在鄰近位置，這一對缺陷便稱為弗倫克爾缺陷（圖 4.6）。

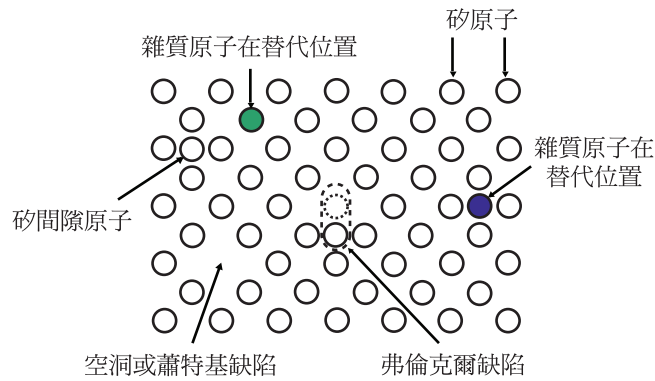


圖 4.6 矽晶體缺陷。

差排是晶格的幾何缺陷，這可能由晶體提拉的製程過程引起。差排與晶圓製造過程中，過度的機械應力有關，例如不均勻的加熱或冷卻過程、摻雜物擴散到晶格內部、薄膜沉積，或由外部力引起。圖 4.7 顯示了兩個差排缺陷的例子。

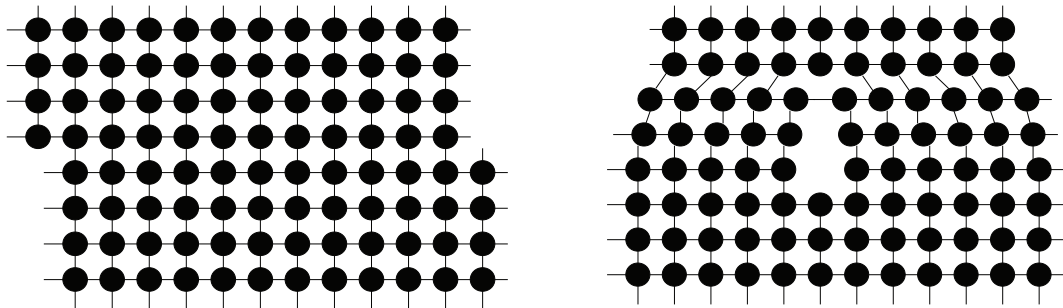


圖 4.7 矽晶體的差排示意圖。

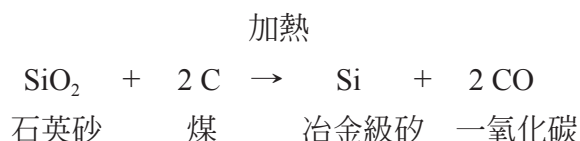
晶圓表面上的缺陷和差排密度必須非常低，因為電晶體和其他的微電子元件都製作在這個面上。矽表面缺陷會造成電子散射而導致電阻增加並影響元件的性能，晶圓表面上的缺陷會降低積體電路晶片的良率。

每一個缺陷都有一些矽的懸浮鍵，這些懸浮矽鍵會束縛雜質原子使其無法移動。晶圓背面的缺陷是刻意製造用於捕獲晶圓內部的污染粒子，以防止這些會移動的雜質影響微電子元件的正常工作。

4.4 晶圓生產技術

4.4.1 天然的矽材料

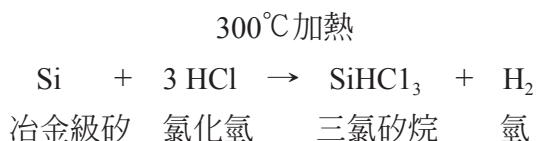
一般石英砂的主要成分是二氧化矽，高溫時二氧化矽能與碳發生反應。碳將取代矽形成矽和一氧化碳或二氧化碳。因為矽氧之間的化學鍵很強，所以二氧化矽非常穩定，因此用碳進行還原需要非常高的溫度。將純的石英砂和碳放入高溫爐中，反應中所有的碳並不需要有很高的純度，因此煤、焦炭甚至木屑都可以使用。高溫時，碳開始與二氧化矽反應產生一氧化碳。這個過程將產生純度約為 98% ~ 99% 的多晶矽，也稱為未純化的矽或冶金級矽 (MGS)。形成冶金級矽的化學反應可以表示如下：



未純化的矽雜質濃度很高，必須再經過純化才能用於半導體元件的製造。

4.4.2 矽材料的純化

矽的純化包括以下過程：首先將天然矽磨成很細的粉末，然後將矽粉放進反應爐內與氯化氫 (HCl) 氣體在 300°C 左右反應產生三氯矽烷 (TCS, SiHCl₃)。化學反應表示如下：



此時的三氯矽烷蒸氣透過串列過濾器、冷凝器和純化器形成高純度的液態三氯矽烷，純度高於 99.999999% (九個 9)，即每十億個矽原子中的雜質少於一個。圖 4.8 為高純度三氯矽烷的形成過程示意圖。

高純度三氯矽烷是矽薄膜沉積時最常使用的矽源材料之一，廣泛用於非晶矽、多晶矽和磊晶矽的沉積過程。三氯矽烷在高溫時可以和氫反應沉積高純度的多晶矽。沉積的反應方程式為：

1100°C 加熱

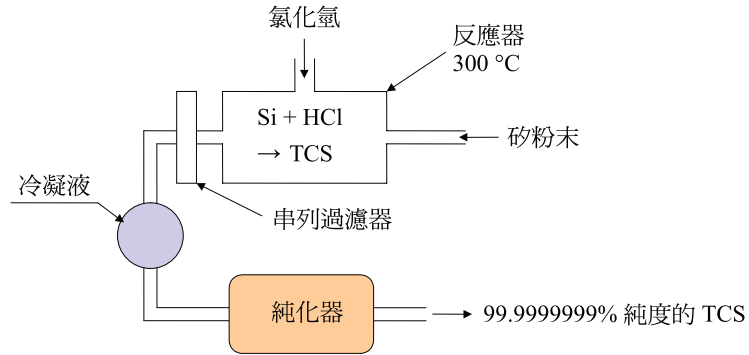
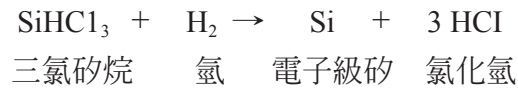


圖 4.8 從天然矽材料到高純矽烷製程流程示意圖。

高純度多晶矽稱為電子級矽材料或 EGS。圖 4.9 說明了沉積過程，圖 4.10 顯示了高純度電子級矽材料的實際照片。這種電子級矽可以提拉成單晶矽棒並做成 IC 用晶圓。

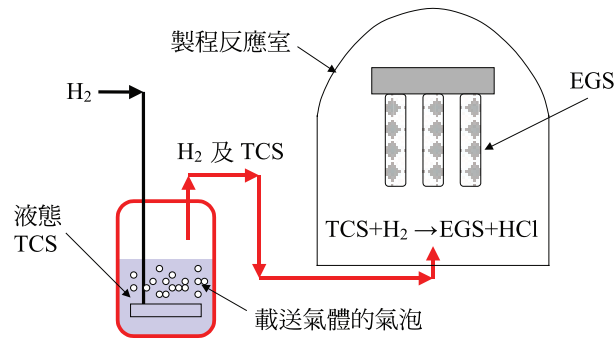


圖 4.9 EGS 沉積。

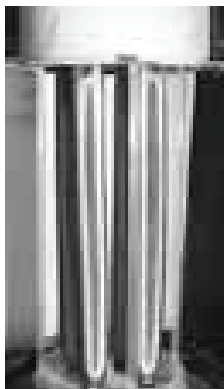


圖 4.10 EGS 照片 (來源：MEMC 電子材料提供)。

4.4.3 晶體的提拉製程

爲了製造單晶矽棒，需要一個單晶矽晶種和高溫過程將電子級矽熔化，這種融熔的矽接著就按照晶種的晶體結構凝固。半導體工業中有兩種常用方法產生單晶矽，即查克洛斯基法 (Czochralski Method, CZ) 和懸浮區溶法 (Floting Zone Method, FZ)。

CZ 法是晶圓製造常用的方法，因爲它比懸浮區溶法有更多優點，只有 CZ 法能夠做出直徑大於 200 mm 的晶圓，它的價格相當低，因爲它能夠使用晶體碎片和多晶矽，並且能夠將摻雜物透過與矽一起熔化及凝固而生長出高摻雜的單晶矽。

查克洛斯基法 (CZ Method)

大多數積體電路製程中使用的矽晶圓都使用 CZ 法 (參見圖 4.11)。圖 4.11 所示的製程過程是在充滿氫氣的密封反應室內進行以控制污染。

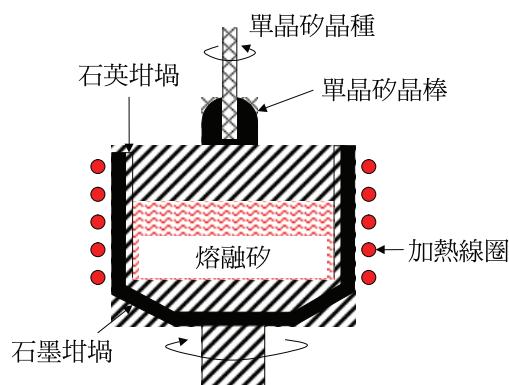


圖 4.11 晶體 CZ 提拉方法示意圖。

CZ 法中使用射頻或電阻加熱線圈，將置於慢速轉動的石英坩堝內高純度電子級矽材料在 1415°C 時熔化，這個溫度剛好超出矽的熔點溫度 (1414°C)。電阻式加熱器由於成本和保養費用低且具有高效率，所以經常採用。將一個安裝在慢速轉動夾具上的單晶矽晶種棒逐漸降低到融熔的矽中，接著晶種體的表面就浸在融熔的矽中並開始熔化，晶種的溫度被精確控制在剛好略低於矽的熔點 (過度冷卻)。當系統達到熱穩定時，晶種就被緩慢拉出，同時把融熔的矽拉出來，使其沿晶種的晶面方向凝固。晶棒是一整條單晶矽，在超過 48 小時的提拉過程後形成，晶種的旋轉和熔化可以改善整個晶棒摻雜物的均勻性。某些情況下 (對於 $40 \sim 100 \Omega \cdot \text{cm}$ 的 N 型晶圓和 $100 \sim 200 \Omega \cdot \text{cm}$ 的 P 型晶圓)，使用磁場可以進一步提高摻雜物的徑向均勻性。圖 4.12 說明了用 CZ 法提拉單晶矽晶棒的晶體提拉過程。

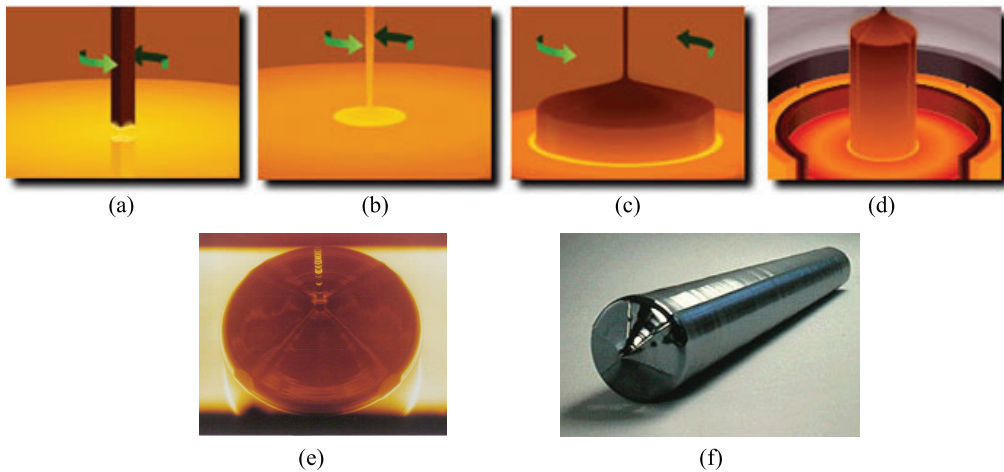


圖 4.12 單晶矽晶棒及 CZ 提拉製程流程。(MEMC 電子材料)

CZ 法中晶體的直徑能夠透過溫度和提拉的速率控制，自動化直徑控制 (Automatic Diameter Control, ADC) 系統用於控制晶體直徑的溫度和提拉速率。ADC 系統使用紅外線感應器監測晶體與熔化矽介面的明亮輻射環，如圖 4.12(c) 所示，並根據回授的資訊控制提拉速率。如果光環在感應器範圍之內，就透過增加提拉速率減少晶體的直徑；如果光環在感應器的範圍之外，則透過降低提拉速率增加晶體的直徑。圖 4.12(f) 所示，單晶矽晶棒側面溝槽由直徑控制的回授信號引起。

由 CZ 法提拉的單晶矽晶棒總是有微量的氧和碳雜質，這是由坩堝本身的材料引起。一般情況下，由 CZ 法生長的矽晶體含氧濃度大約為 $(1.0 \times 10^{16} \sim 1.5 \times 10^{18})/\text{cm}^3$ 之間，碳的含量從 $2.0 \times 10^{16}/\text{cm}^3$ 變化到 $1.0 \times 10^{17}/\text{cm}^3$ 。矽中的氧濃度和碳濃度是晶體生長的周圍壓力、提拉和旋轉速率，以及晶體直徑與長度比的函數。

懸浮區溶法 (FZ Method)

懸浮區溶法是製造單晶晶棒的另一種實際方法。圖 4.13 說明了懸浮區溶晶體生長的過程。與 CZ 法相同，整個製程過程在充滿氬氣的密封反應室內進行。

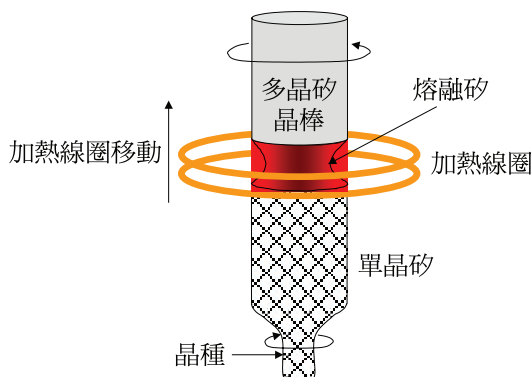


圖 4.13 懸浮區溶法形成單晶矽示意圖。

製程過程是將一條長度大約為 50 ~ 100 cm 的多晶矽晶棒垂直放置在高溫爐反應室。加熱線圈將多晶矽晶棒的底部熔化，然後把晶種熔入已經熔化的區域。熔體將透過熔融矽的表面張力而懸浮在晶種和多晶矽晶棒之間，然後加熱線圈緩慢升高將融熔矽上方的多晶矽晶棒熔化；此時靠近晶種一端的熔融矽開始凝固，形成與晶種相同的晶體結構。當加熱線圈掃過整個多晶矽晶棒後，便將整個多晶矽棒轉變成單晶矽晶棒。

晶棒的直徑主要由頂部和底部的相對旋轉速率控制。使用懸浮區溶法製造的最大晶圓直徑為 150 mm (6 英吋)。CZ 法為量產 300 mm (12 英吋) 晶圓的標準。

懸浮區溶法並不使用坩堝，所以主要的優點是熔化物污染較低，特別是氧和碳的含量低，所以能夠獲得純度很高的矽。懸浮區溶法主要用於製造離散式功率元件所需的晶圓，因為這些元件需要高電阻率材料。

懸浮區溶法有兩個主要缺點，其一是熔體與晶體的介面很複雜，很難得到無差排的晶體；其二是成本很高，需要高純度多晶矽晶棒作為源材料。然而在 CZ 法中，任何一種高純度矽如晶圓鋸切的粉末、晶棒末端的切塊和同類的材料都可以作為源材料。

因為晶棒透過凝固正在轉動的融熔矽形成，所以單晶矽的晶棒和切片而成的晶圓都是圓形。在切成晶圓之前將晶棒磨成方柱形製造方形晶圓，然而方形晶圓在機械特性方面比較難處理，因為方形晶圓的邊角區極易破碎造成晶圓破片。

● 4.4.4 晶圓的形成

當單晶棒冷卻後，機器將兩邊的末端切除，研磨晶棒的側面並去除由自動化直徑控制過程形成的槽溝，然後在晶棒上磨出平邊 (150 mm 或更小)，或磨出缺口部分 (200 mm 或更大) 標示出這個晶體的晶格方向 (參見圖 4.14)。

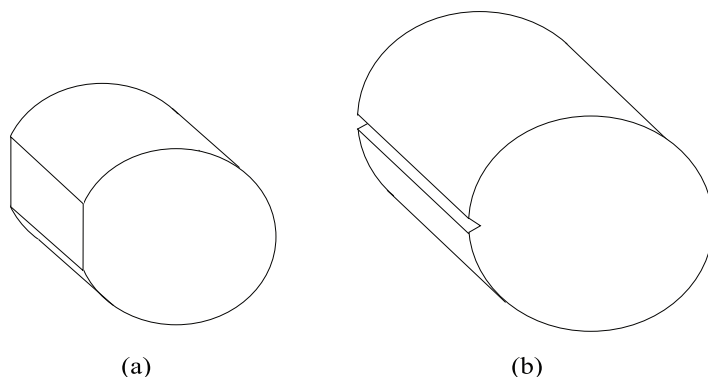


圖 4.14 經過切除、側邊研磨後的單晶棒。

接著晶棒準備切片形成晶圓。當內部直徑覆蓋鑽石薄層的鋸刀快速轉動時，晶圓便從向外移動的晶棒上被切割下來，冷卻劑持續加在晶棒和鋸刀上控制因鋸切過程產生的大量熱能。晶圓儘可能被鋸薄，但是也必須具有一定厚度承受晶圓加工過程中的機械處理。直徑越大的晶圓需要越大的厚度，不同尺寸晶圓所需的厚度列於表 4.2 中。

表 4.2 不同晶圓尺寸的晶圓厚度。

晶圓尺寸 (mm)	厚度 (μm)	面積 (cm^2)	重量 (g)
50.8 (2")	279	20.26	1.32
76.2 (3")	381	45.61	4.05
100	525	78.65	9.67
125	625	112.72	17.87
150	675	176.72	27.82
200	725	314.16	52.98
300	775	706.21	127.62
450	925 \pm 25*	1590.43	342.77

*2008 年 10 月設定的標準。

鋸切過程中大約有三分之一的單晶棒將變成鋸屑，但是這些鋸屑在 CZ 法的坩堝內可以重新作為原始矽材料利用。鋸切的步驟如圖 4.15 所示。

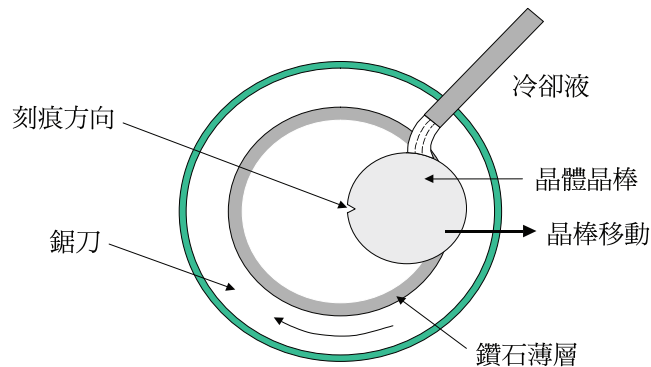


圖 4.15 晶圓切片過程。

鋸切過程中，鋸刀的刀身必須保持不動，因為刀身的任何振動將會刮傷晶圓表面並增加後續的刻痕和研磨困難。拉回刀身也必須嚴格控制以防止折回時對晶圓的損害。